

上海市科学技术委员会

沪科指南〔2021〕32号

关于发布上海市2021年度 EDA领域“揭榜挂帅”项目申报指南的通知

各有关单位：

为深化探索创新攻关新机制，推进我市EDA领域关键技术突破，上海市科学技术委员会（以下简称“市科委”）按照揭榜挂帅制方式，针对相关科研攻关任务，凝练悬赏标的，特发布2021年度上海市EDA领域“揭榜挂帅”项目指南。

一、征集范围

方向一：百亿门级别可扩展原型验证系统及软件

面向超大规模集成电路芯片设计环节对原型验证平台的技术需求，研发国产百亿门级可扩展原型验证系统，包含自动分片、

编译、运行、调试及管理的软件技术及相应的可重用、易重构的硬件架构。

1. 考核指标:

实现百亿门级别可扩展原型验证系统软件及硬件，包含:

1) 自动分片、编译、运行、调试及管理的软件

(1) 实现 RTL 级及网表级自动分片及导向型分片，支持快速逻辑评估，自动寻找最优分片方案并添加时序和管脚约束，自动生成分片后的系统仿真模型并提供全系统静态时序分析。

(2) 实现单拍 TDM，支持自动插入分片 TDM 逻辑，自动分析最优 TDM 复用策略，并支持用户指定 TDM 复用策略。

(3) 支持逻辑裁剪及模块实例重用，自动识别并重新编译受影响的分片。

(4) 支持多核调试。核数 8 个及以上，采样频率 >100MHz，采样深度不少于 32GByte，实现逻辑触发和 FSM 脚本触发。

(5) 提供 LPDDR4/HBM 内存模型。

(6) 支持动态探针，实现设计的 Register/BRAM 的全可视功能。提供用户寄存器访问调试通道，提供虚拟 IO，虚拟 UART，vGDB 等调试接口。

(7) 支持原型验证系统云端管理及运行控制，全程操作可追溯。

2) 可重用易重构的硬件架构

(1) 原型验证系统逻辑规模达到百亿门及以上 ($\geq 1500M$ 系统逻辑单元)，全系统高速运行时设计功耗容量达到 20KW 及以上。

(2) 系统组网拓扑灵活, 支持 100 颗逻辑芯片互联, 并可扩展到 200 颗。

(3) 支持的拓扑结构包含: 8*8 平面格栅、4*4*4 三维格栅、星型 (分枝数 ≥ 4)、环型等。

(4) 系统裁剪无需重组线缆。

(5) 支持 LVDS 与收发器互连组网, 且 LVDS 性能 $\geq 1.4\text{Gbps}@1$ 米, 收发器性能 $\geq 16\text{Gbps}@1$ 米。

(6) 可根据组网拓扑变化, 快速完成组网自检 (≤ 1 小时)。支持满足条件 (5) 性能要求的全端口压力测试, 且 7x24 小时零误码。

2. 项目交付件:

(1) 工具软件。

(2) 样机用于测试, 样机含 40 核心 (每核心 8.938M 系统逻辑单元, 总计 $>350\text{M}$ 系统逻辑单元) 及组网。

(3) 各项测试报告。

3. 执行期限: 2021 年 10 月 15 日至 2022 年 10 月 15 日。

4. 拟资助经费: 非定额资助, 资助总经费不超过 2000 万元。

方向二: 模拟 (ADC) 芯片的 EDA 仿真工具验证和协同优化

电路仿真 EDA 工具针对模拟 (ADC) 芯片在设计过程中的长周期后仿电路仿真速度和高位 ADC 电路仿真精度问题, 为芯片设计提供可靠的 EDA 仿真验证环境, 通过用户的实践反馈优化 EDA 仿真工具的使用流程; 同时通过不同规模的集成电路, 对比和验证仿真的速度和精度, 给出相应比较。

通过对大规模模拟电路中各单元模块合理化建模优化仿真

器核心算法和多事件并行处理效率，仿真出各单元模块之间更贴近实测数据的结果，例如互相串扰，IR drop，延时过长等定量结果，分析出各模块之间互相影响的关键因素。以提前预知大规模模拟芯片中由一系列非理想因素导致的性能恶化问题，从而优化模拟 ADC 芯片设计，提升性能，缩短设计周期。

1. 考核指标

- 1) ADC 芯片规模不小于 1000 个晶体管；
- 2) 仿真的测试电路包括前仿和后仿；
- 3) 工艺特征尺寸不大于 28nm；
- 4) ADC 位数不小于 12bit；
- 5) SNR 仿真精度要求不低于 0.5dB。

2. 项目交付件

- 1) 模拟（ADC）芯片的前仿和后仿验证报告，
- 2) 大规模模拟电路中各单元模块之间串扰分析和验证方法，
- 3) Full spice 和不同配置的 Fast spice 仿真精度及仿真速度的比较，
- 4) Fast spice 的不同配置对 ADC 中的串扰、IR drop、延时、电流等仿真结果分别造成的影响。

3. 执行期限：2021 年 10 月 15 日至 2022 年 10 月 15 日。

4. 拟资助经费：非定额资助，资助总经费不超过 500 万元。

方向三：毫米波低功耗SOC片上无源器件设计仿真

针对高频、高速无源器件设计，尤其片上电感大规模设计，搭建高精度的 EM 仿真建模平台，处理 IC 设计中无源结构仿真分析；设计多种 pcell 无源器件模型（螺旋电感、巴伦、T-coil 等），

弥补先进工艺节点下 PDK 缺少或缺失 pcell 的问题；利用 MOM solver、智能 mesh 进行电磁场快速求解及最优剖分，提升仿真速度和精度，加快设计迭代；采用 full-wave 仿真、考虑趋肤效应及邻近效应，保证高频仿真准确性；采用 sweep 功能，实现多温度点、多物理尺寸条件下的仿真分析比对；利用后处理功能，一键导出设计仿真报告，提升分析效率。

1. 考核指标

- 1) 片上螺旋电感感值的仿真结果与设计目标误差 $<1\%$ ，
- 2) Q值不小于15；
- 3) 电感仿真结果与其等效模型误差 $<2\%$ 。

2. 项目交付件：

- 1) 片上螺旋电感GDS格式版图数据、仿真S参数
- 2) 电特性L/Q指标验证报告、电感的pcell模型。

3. 执行期限：2021年10月15日至2022年10月15日。

4. 拟资助经费：非定额资助，资助总经费不超过 120 万元。

方向四：高端GPU训练芯片的HBM信号完整性建模仿真

为精确评估 3DIC 中 HBM 信号的损耗、串扰、眼图等性能指标，需搭建 3DIC EM 仿真建模平台。该平台需与 3DIC 设计工具无缝链接；支持 IRCX、ICT 等工艺文件，GDS 设计文件导入，构建精确的硅载板仿真 3D 模型；支持过孔合并、无功能孔填充、网络自动识别等模型编辑功能；针对 3DIC 设计周期中的不同时间节点提供不同的 Mesh 划分机制；以及针对硅载板互连传输线特点的 EM 算法引擎，从而精确对 3DIC 结构进行电磁场建模仿真，合理评估互连结构的损耗、串扰、眼图等指标是否满足

JESD235 标准。

1. 考核指标

- 1) 实现与 3DIC 设计工具的高度集成和无缝对接；
- 2) 适用于 3DIC HBM 结构的 EM 仿真算法和引擎；
- 3) 针对 3DIC 设计周期中 Design Exploration、Physical Implementation、Sign-Off 节点提供有针对性的仿真机制；
- 4) HBM 信号互联结构插入损耗、回波损耗指标精度 $\geq 90\%$ ；
- 5) HBM 信号互连结构串扰指标精度 $\geq 90\%$ 。

2. 项目交付件

- 1) 高端GPU训练芯片的HBM信号完整性建模流程评估报告；
- 2) 仿真插回损指标、串扰噪声、阻抗连续性波动指标评估报告；
- 3) 高端GPU训练芯片的HBM互连结构3D模型。

3. 执行期限：2021年10月15日至2022年10月15日。

4. 经费额度：非定额资助，资助总经费不超过200万元

方向五：大型稀疏矩阵求解加速算法研究

在EDA有限元电磁仿真引擎算法中，填充矩阵之后会生成大型稀疏矩阵，通常会达到上亿*上亿规模。但是，业内现有的pardiso和umfpack等稀疏矩阵求解数学库多核并行求解效率低，占用内存过大，导致无法满足大规模电磁仿真需求。因此，需要一套大型稀疏矩阵压缩或者拆分算法，可以将大型稀疏矩阵拆分成多个小型矩阵，并利用MPI技术将小型矩阵分配到多台计算节点分布式求解，实现算力和内存占用两个维度分布式。

1. 考核指标:

1) 开发稀疏矩阵压缩或拆分技术，将有限元填充的大型稀疏矩阵拆分成多个规模不超过1万*1万的小型矩阵，并且矩阵残差控制在 $1e-7$ 以内。

2) 相比现有商业稀疏矩阵求解效率相比，在同样的硬件设置下，至少有10倍的加速比。

2. 项目交付件: C++源代码

3. 执行期限: 2021年10月15日至2022年10月15日。

4. 经费额度: 非定额资助，资助总经费不超过100万元

二、申报要求

除满足前述相应条件外，还须遵循以下要求:

1. 项目申报单位应当是注册在本市的法人或非法人组织，具有组织项目实施的相应能力。

2. 研究内容已经获得财政资金支持的，不得重复申报。

3. 所有申报单位和项目参与人应遵守科研伦理准则，遵守人类遗传资源管理相关法规和病原微生物实验室生物安全管理相关规定，符合科研诚信管理要求。项目负责人应承诺所提交材料真实性，申报单位应当对申请人的申请资格负责，并对申请材料的真实性和完整性进行审核，不得提交有涉密内容的项目申请。

4. 申报项目若提出回避专家申请的，须在提交项目可行性方案的同时，上传由申报单位出具公函提出回避专家名单与理由。

5. 本批“揭榜挂帅”项目由市科委会同用户单位共同组织开展受理、评审、立项、验收等项目管理事项。采取会议评审方式对揭榜项目进行择优遴选，评审答辩事宜，另行通知。

三、申报方式

1. 项目申报采用网上申报方式，无需送交纸质材料。申请人通过“中国上海”门户网站（<http://www.sh.gov.cn>）--政务服务--点击“上海市财政科技投入信息管理平台”进入申报页面，或者直接通过域名[http://czkj.sheic.org.cn/](http://czkj.sheic.org.cn)进入申报页面：

【初次填写】使用申报账号登录系统（如尚未注册账号，请先转入注册页面进行单位注册，然后再进行申报账号注册），转入申报指南页面，点击相应的指南专题后，按提示完成“上海科技”用户账号绑定，再进行项目申报；

【继续填写】登录已注册申报账号、密码后继续该项目的填报。有关操作可参阅在线帮助。

2. 项目网上填报起始时间为2021年9月23日9:00，截止时间（含申报单位网上审核提交）为2021年10月15日16:30。

四、评审方式

采用一轮见面会评审方式。

五、咨询电话

服务热线：021-12345、8008205114（座机）、4008205114（手机）

上海市科学技术委员会

2021年9月14日

（此件主动公开）

上海市科委办公室

2021年9月14日印发
